

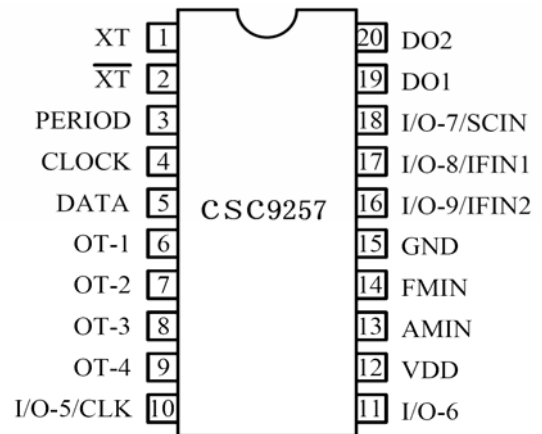
收音机用锁相环电路—CSC9257

概述

CSC9257 是用于数字调谐 (DTS) 收音机上的锁相环电路, 内建双模式预分频选择, 可通过高精度的相位跟踪来实现对 AM, FM 信号的接收。并可对中高低频信号 IFin、Scin 的频率和周期进行测量。芯片所有功能的实现均通过 3 根串行总线控制, 将 CSC9257、CPU 加上压控振荡器、调谐系统以及部分分立器件就可组成高精度的数字调谐收音机。

功能特点

- 可用于 Hi-Fi 收音机和车载立体声收音机等数字调谐系统
- 内建预分频电路, FM 信号可接受频率范围为 20~150MHz (双模式预分频), AM 信号可接受频率范围为 0.4~40MHz(双模预分频或直接分频)。
- 16 位可编程计数器, 2 位并行输出相位比较器, 内部提供晶振起振电路和参考频率计数器。
- 可采用频率为 3.6M, 4.5M, 7.2M 或 10.8M 的晶振。
- 内建 20 位的中频计数器, 可实现中频 (IFin1, IFin2) 和低频 (Scin) 信号周期或频率的度量计数。
- 高精度 ($\pm 0.55 \sim \pm 1.11 \mu\text{s}$) 的 PLL 相位差检测。
- 多个通用 I/O 口可供并行控制使用
- 具有省电模式, 静态状态下可降低功率。
- 典型工作电压为 5V
- 封装形式: MFP20。



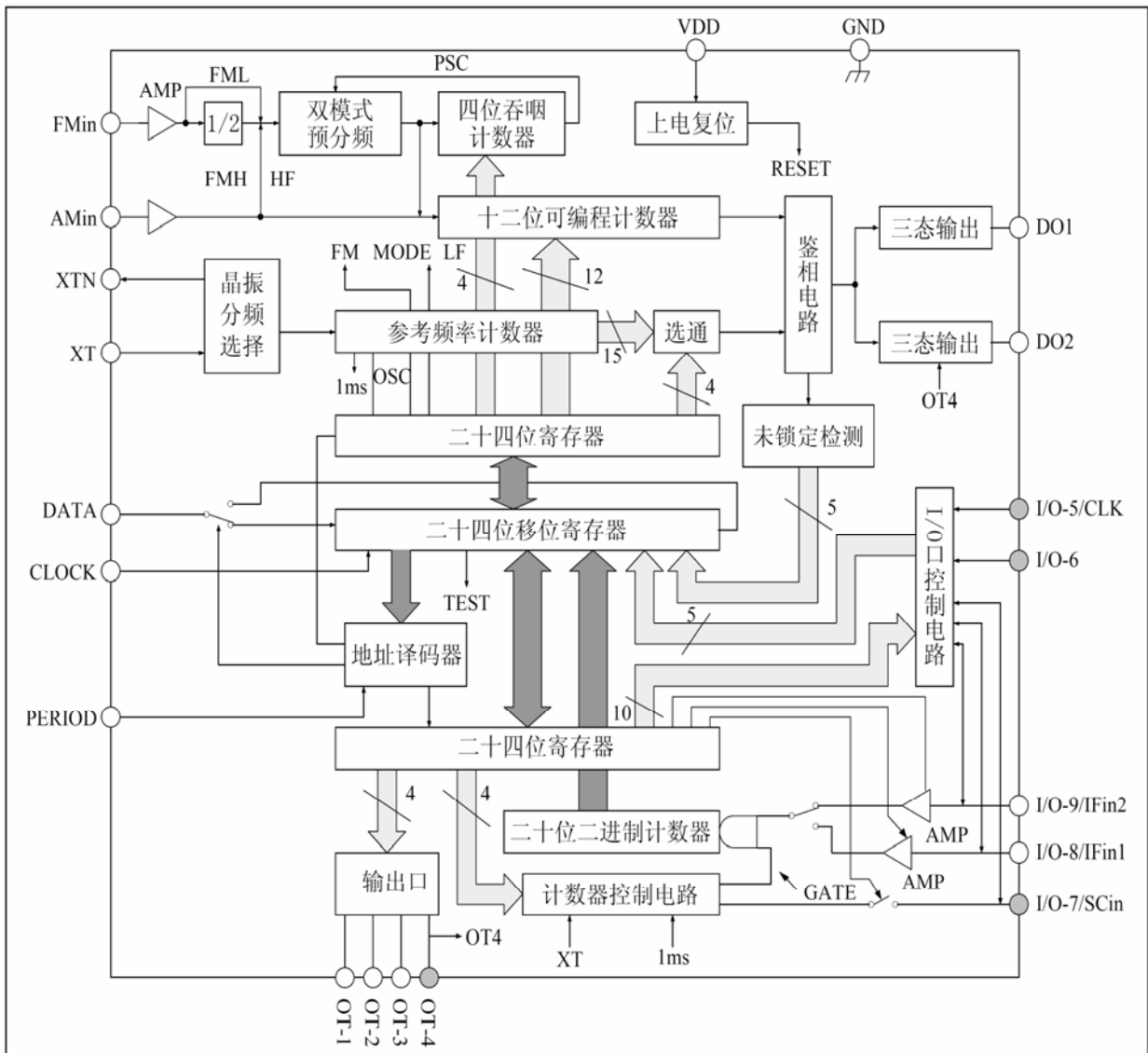
管脚说明及排列

序号	名称	说明	类型	序号	名称	说明	类型
1	XTN	晶振输出	O1	11	I/O6	通用 I/O 口	IO
2	XT	晶振输入	IC	12	VDD	正电源	PS
3	PERIOD	串行伴随信号输入	ISC	13	AMIN	AM 信号本振输入	AP
4	CLOCK	串行时钟信号输入	ISC	14	FMIN	FM 信号本振输入	AP
5	DATA	串行数据信号输入	ISC	15	GND	负电源	PS
6	OT-1	开漏 N 管下拉输出	ODPD	16	I/O9/IFin2	中频信号输入	IO
7	OT-2	开漏 N 管下拉输出	ODPD	17	I/O8/IFin1	中频信号输入	IO
8	OT-3	开漏 N 管下拉输出	ODPD	18	I/O8/SCin	低频信号输入	IO
9	OT-4	开漏 N 管下拉输出	ODPD	19	DO1	锁相检测输出	TO1
10	I/O5/CLK	通用 I/O 口, 兼系统时钟输出	IO	20	DO2	锁相检测输出	TO1

注:

ISC	CMOS 带 Schmitt 输入	IC	CMOS 输入
IO	CMOS 输入输出	O1	CMOS 输出
ODPD	开漏 N 管下拉输出	AP	带保护电阻的模拟端输入
TO1	三态输出	PS	电源输入

功能框图



功能及电路说明

CSC9257 主要功能是对 AM、FM、IF、SC 信号的频率和相位进行检测和鉴相，主要应用于数字调谐收音机。CSC9257 电路的主要模块分为模拟部分输入端口、CPU 接口电路、预置分频电路、参考频率选择电路、中频计数电路和鉴相输出电路，下面将一一做详细介绍。

5.1 CPU 接口电路

如框图所示，所有的功能都是通过 2 个 24 位的寄存器来控制的。这些寄存器的每一位数据是通过控制器和 DATA、CLOCK 和 PERIOD 引脚之间的串行口传送的。每个串行数据是由 32 位组成，8 位地址位和 24 位数据位。

下面详细介绍每个寄存器和 8 位地址位，这些寄存器是由 24 位组成，并可以通过 8 位地址选择。

寄存器	地址	24 位内容	位数
输入寄存器 1	D0H	PLL 分频器设置	16

		参考频率设置	4
		PLL 输入模式设置	2
		晶体振荡器选择	2
输入寄存器 2	D2H	通用计数器控制（包括锁定检测位控制）	4
		I/O 端口可通用计数器转换位	3
		I/O5/CLK 管脚转换位	1
		DO 管脚控制	1
		测试位	1
		I/O 端口控制	5
		输出数据位	9
输出寄存器 1	D1H	通用计数器数字位	22
		未用	2
输出寄存器 2	D3H	锁定检测数据	5
		I/O 端口控制数据	5
		输出数据	4
		输入数据（在输出端口选项中未定义）	5
		未用	5

当周期信号（PERIOD）下降沿时，输入数据锁存在寄存器 1 和寄存器 2 中，并执行功能。当时钟信号（CLOCK）第 9 个下降沿时，输出数据并行锁存在输出寄存器，数据管脚连续输出数据。

寄存器配置：

Address=D0H

P0	P1	P2	P3	P4	P5	P6	P7	P8	P9	P10	P11	P12	P13	P14	P15	R0	R1	R2	R3	FM	MODE	OSC1	OSC2
----	----	----	----	----	----	----	----	----	----	-----	-----	-----	-----	-----	-----	----	----	----	----	----	------	------	------

P0~P15：可编程计数器数据

R0~R3：参考频率选择位

FM,MODE：可编程计数器模式

FM	MODE	分频模式	输入频率范围	输入管脚
0	0	直接分频	0.5~20MHz	AMin
0	1	脉冲吞咽	1~40MHz	
1	0		30~150MHz	FMin
1	1	1/2 +脉冲吞咽	30~130MHz	

OSC1,OSC2：晶振选择位

OSC1	OSC2	振荡频率
0	0	3.6MHz
1	0	4.5 MHz
0	1	7.2 MHz
1	1	10.8 MHz

注：电源上电时，预置为 3.6MHz，这时晶振不会振荡，系统处于待机状态。

Address=D2H

G0	G1	SC	IF1	IF2	CLK	DOHZ	RESET	START	TEST	C5	C6	M7	M8	M9	O1	O2	O3	O4	O5	O6	O7	O8	O9
----	----	----	-----	-----	-----	------	-------	-------	------	----	----	----	----	----	----	----	----	----	----	----	----	----	----

G0,G1: 门限时间选择

G0	G1	门限时间	周期测量脉冲
0	0	1ms	50kHz
1	0	4ms	150 kHz
0	1	16ms	900 kHz
1	1	64ms	晶振频率

SC,IF1,IF2: I/O 端口和通用计数器转换位

C5,C6,M7~M9: I/O 端口控制，通用计数器输入选择位

O1~O9: 输出端口输出数据

E0	E1	E2	E3	E4	E5	E6	E7	E8	E9	F10	F11	F12	F13	F14	F15	F16	F17	F18	F19	OVER	BUSY	0	0
----	----	----	----	----	----	----	----	----	----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	------	------	---	---

F0~F19: 中频计数器输出数据

OVER: 中频计数器溢出检测位 “1”: 计数器计数值 $\geq 2^{20}$ “0”: 计数值 $\leq 2^{20}-1$

BUSY: 中频计数器监控位 “1”: 计数器忙 “0”: 计数器停止计数

5.2 串行传输格式

串行传输格式由 8 位地址和 24 位数据位组成（下图）。使用地址 D0H~D3H。

串行数据传输

串行数据和时钟信号同步传输。在闲置状态，PERIOD、CLOCK 和 DATA 管脚都设置为高电平。当周期信号为低电平时，时钟信号下降沿初始化数据传输。当周期信号为低电平而时钟信号为高电平时，数据传输中止。一旦串行数据传输开始执行，在周期信号位低电平时，时钟信号的下降沿不会超过 8 个。

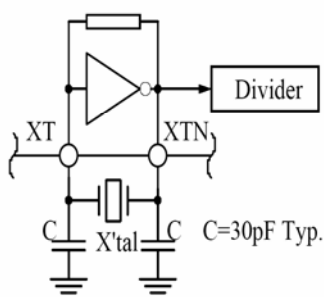
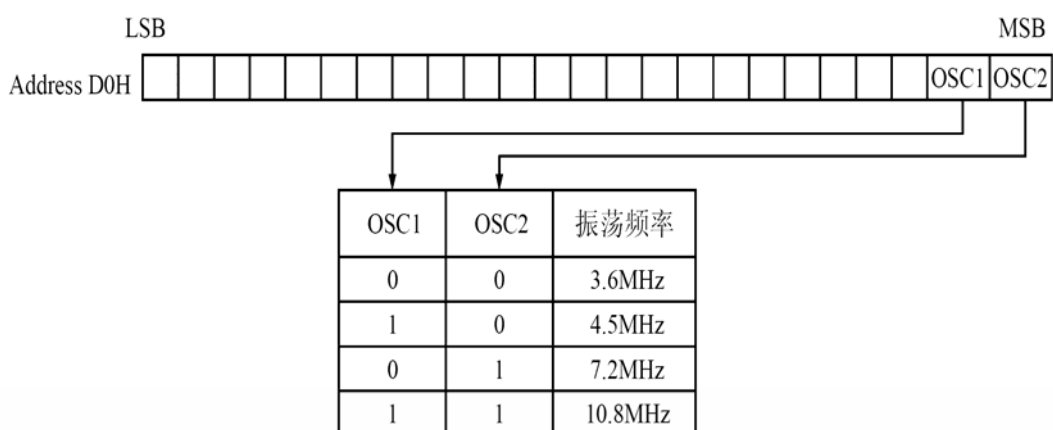
当时钟信号上升沿时，由于接收端接收串行数据作为有效数据，因此发送端输出和时钟信号下降沿同步的信号。

为了接收输出寄存器（D1H、D3H）的串行数据，在 8 位地址输出后但是下一个时钟信号下降沿前，设置串行数据输出为高阻抗。

数据连续接收直到周期信号变为低电平，数据传输在周期信号上升沿前结束。因此数据管脚必须有开漏或三态接口。

晶体振荡器管脚(XT、XTN)

如下图所示，内部操作必须的时钟可通过在电容间连接一个晶体振荡器得到。使用晶体振荡器选择位选一个振荡频率，3.6MHz、4.5MHz、7.2MHz 或 10.8MHz，和当前使用的振荡器匹配。



注:

1) 标着“*”号的参考频率只能通过4.5MHz 的晶体振荡器产生。

2) 待机模式

待机模式在位R0、R1、R2和R3为“1”时产生。在待机模式，可编程计数器停止，并且FM、AM和IFIN（选择IFIN时）处于放大器关闭状态（管脚处于低电平）。这样可以在收音功能关闭时节省电流消耗。DO管脚在待机模式为高阻抗状态。

在待机模式，可以控制I/O端口（I/O-5~I/O-9）和输出端口（OT1~OT4），晶体振荡器可以关闭和启动。

3) 加电时，系统设置为待机模式，这时，晶体振荡器不会振荡并且I/O端口设置为输入模式。

● 可编程计数器

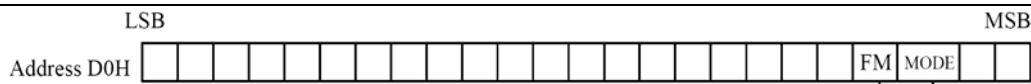
可编程计数器单元由一个1/2预分频器，一个双模式预分频和4位+12位可编程二进制计数器组成。

1 设置可编程计数器

可编程计数器包括16位分频数据和2位表明分频模式的数据。

A 设置分频模式

FM和MODE位用来选择输入管脚和分频模式（脉冲抑制模式或直接分频模式）。下表中有四种选择，根据频带选择其中的一种。

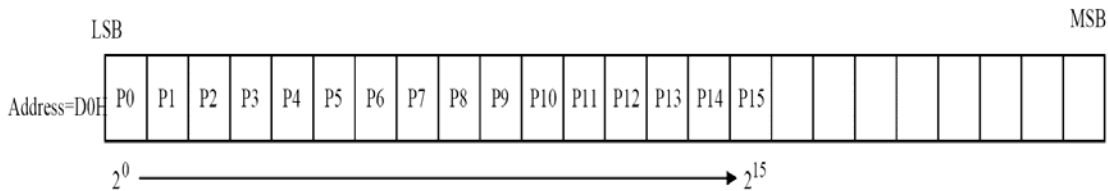


模式	FM	模式	分频模式	典型接收宽带	输入频率范围	输入管脚	频率
LF	0	0	直接分频模式	LW,MW,SWL	0.5-20MHz	AMIN	n
HF	0	1	脉冲吞咽模式	SWH	1-40MHz		
FML	1	0		FM	30-130MHz 30-150MHz	FMIN	
FMH	1	1	1/2+脉冲吞咽模式	FM	30-130MHz		

B 设置分频器

可编程计数器的分频系数通过P0~P15的二进制位来设定。

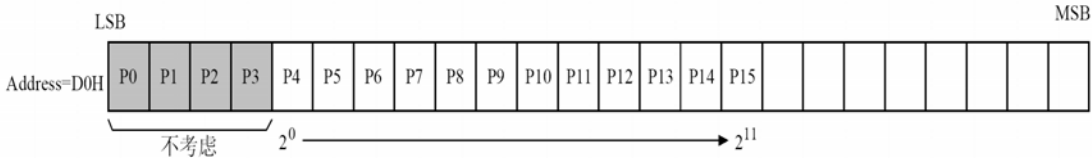
脉冲抑制模式（16位）



分频器设置范围（脉冲抑制模式）： $n=210H\sim FFFH(528\sim 65535)$

注：在1/2+脉冲抑制模式，真正的分频器时可编程计数器的两倍。

直接分频模式（12位）

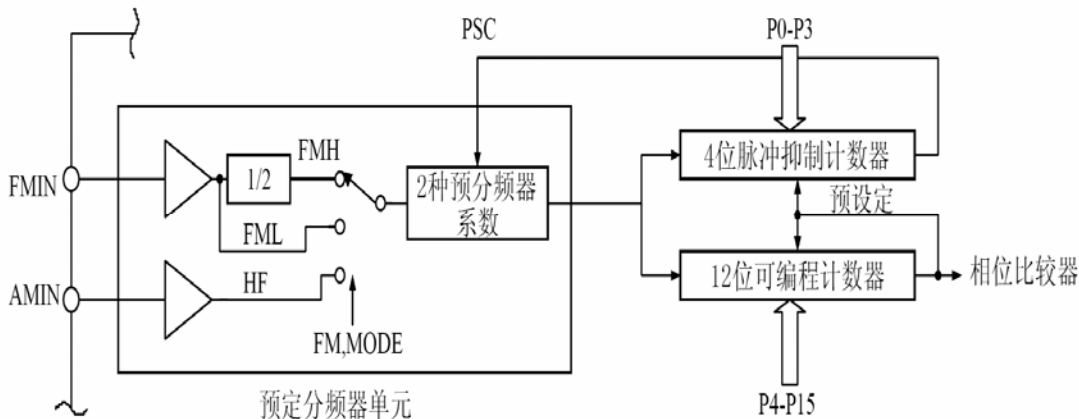


分频器设置范围（直接分频模式）： $n=10H\sim FFFH(16\sim 4095)$

在直接分频模式，数据P0~P3不必考虑，位P4是最低有效字节LSB。

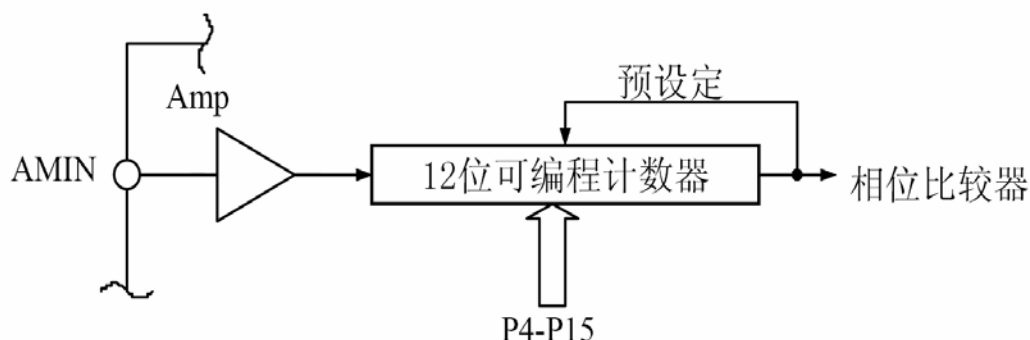
2. 预分频器和可编程计数器电路结构

A 脉冲抑制模式电路结构



这个电路是由有一个双模式预分频器、一个4位的吞咽计数器和一个12位的编程计数器。在FMIN(FMIN模式)期间，前面增加一个1/2预分频器。

B 直接分频模式电路结构



在直接分频模式，预分频器单元旁路，并使用 12 位的可编程计数器。

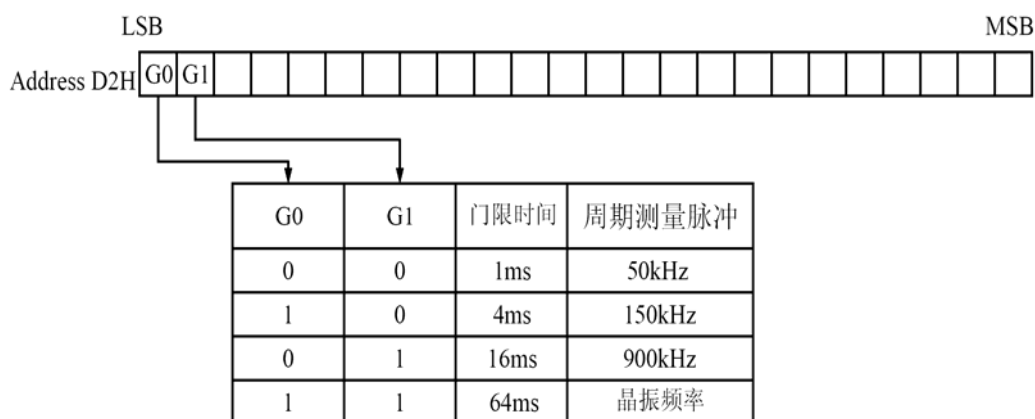
C FM_{IN} 和 AM_{IN} 都有内置的放大器，数据通过电容耦合输入， FM_{IN} 和 AM_{IN} 在低幅下操作。

● 通用计数器

通用计数器是一个20位的计数器，可以用来计数AM/FM频带的中频频率（IF）并在自动搜索调谐时检测自动停止信号。它还有一个周期测量功能，例如测量低频导频信号周期。

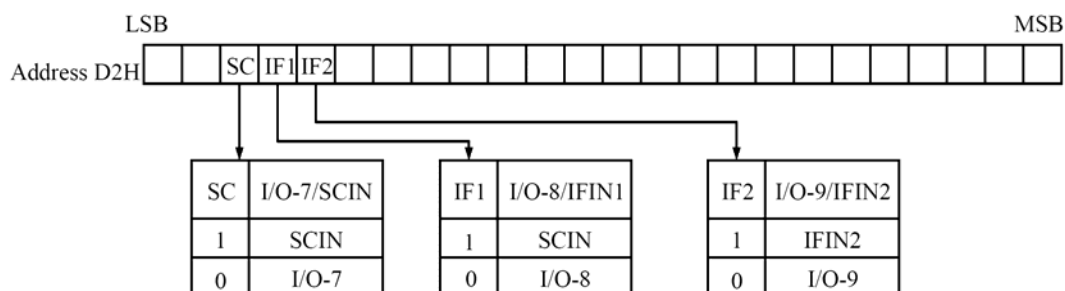
1 通用计数器控制位

A 位G0 和G1...用来选择通用计数器门限时间。



B 位SC、IF1和IF2...I/O端口和通用计数器转换位。

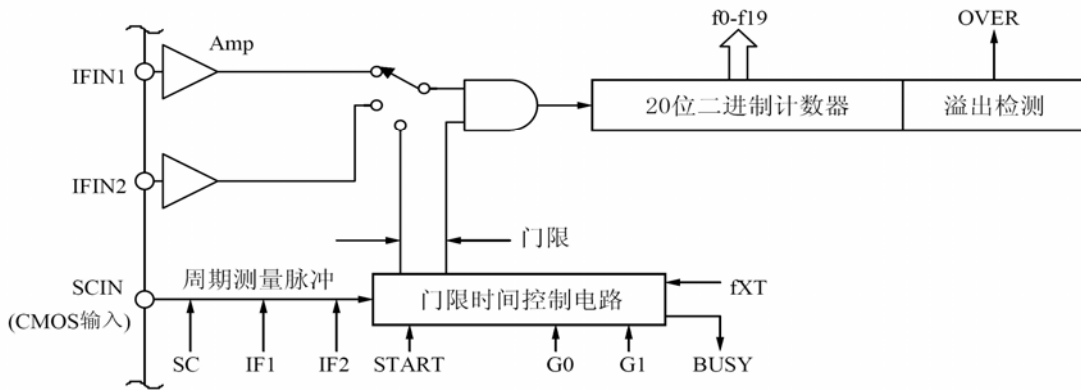
(*) 下列管脚的功能通过数据转换。



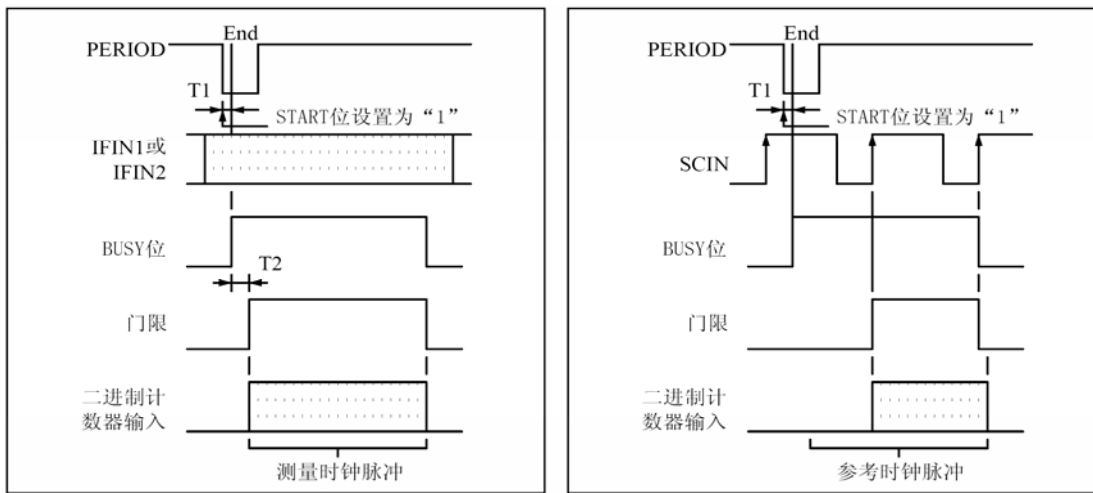
C 位 M7、M8 和 M9...M7 设置管脚 I/O-7/SCIN 状态，M8 设置管脚 I/O-8/IFIN1 状态；M9 设置管脚 I/O-9/IFIN2 状态。

这些操作在位 SC、IF1 和 IF2 都设置为“1”时有效。

通用计数器是由输入放大器，一个门限时间控制电路和一个 20 位的二进制计数器组成。



3 通用计数器测量时序图



频率测量时序图
 $0 < T1 \leq 0.25(\mu s)$, $0 < T2 \leq 1(ms)$

周期测量时序图

注：

- 1) IFIN1和IFIN2输入内置放大器。数据通过耦合电容输入，FMIN和AMIN在低幅下操作。
- 2) SCIN配置成CMOS输入，因此输入信号应该是逻辑电平。

● 通用I/O端口

该电路还有一个重要特点是通用输出和输入/输出端口通过串行端口控制。

输入/输出形式	端口	输入/输出结构
输出端口	专用：4 个端口	N 沟道开漏输出
I/O 端口	专用：1 个端口；最大：5 个端口	CMOS 输入/输出

1 通用输出端口 (OT-1~OT-4)

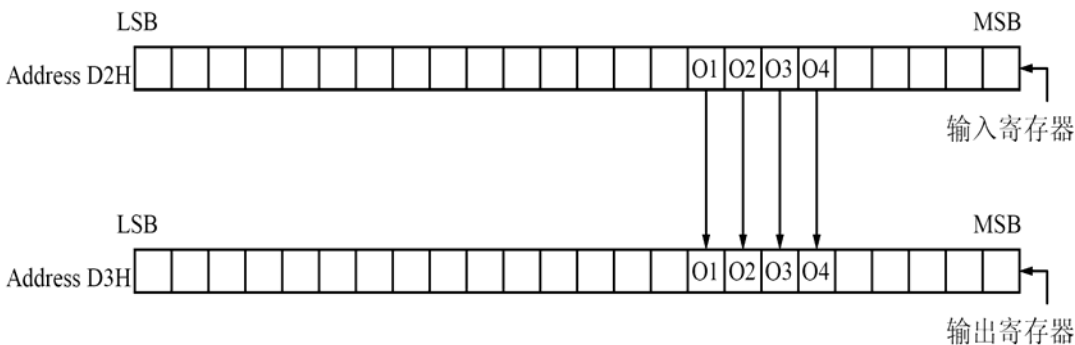
管脚OT-1~OT-4是专用的输出端口,用来控制信号输出。这些管脚是N沟道开漏输出,关闭耐压是11V。输入寄存器 (D2H) 位O1~O4的数据从相应的OT-1~OT-4输出端口并行输出。

输入寄存器 (D2H) 位O1~O4的数据也可以从DATA管脚读取,作为输出寄存器 (D3H) 的串行数据O1~O4。

A CSC9257



B 输出寄存器——输入寄存器位O1~O4的数据可以作为输出寄存(D3H)的串行数据O1~O4读取。



2 通用I/O端口 (I/O-5~I/O-9)

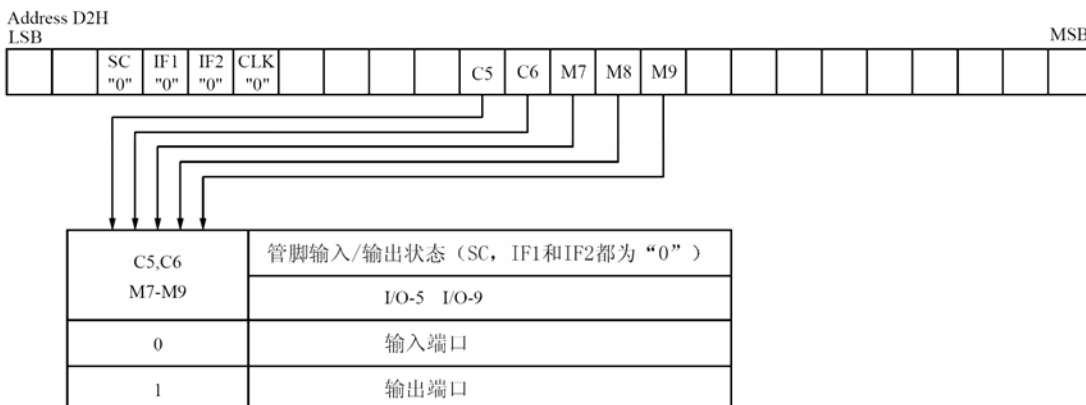
管脚I/O-5~I/O-9是通用I/O端口，用来控制信号输入和输出。这些管脚配置为CMOS输入和输出。这些I/O端口通过输入寄存器 (D2H) 位C5、C6和M7~M9设置为输入或输出。

通过设置位C5、C6和M7~M9为“0”设置这些管脚为输入模式。从I/O-5~I/O-9并行输入的数据在串行时钟信号的第9个下降沿时锁存在内部寄存器中。这些数据可以从DATA管脚作为串行数据I5~I9读取。

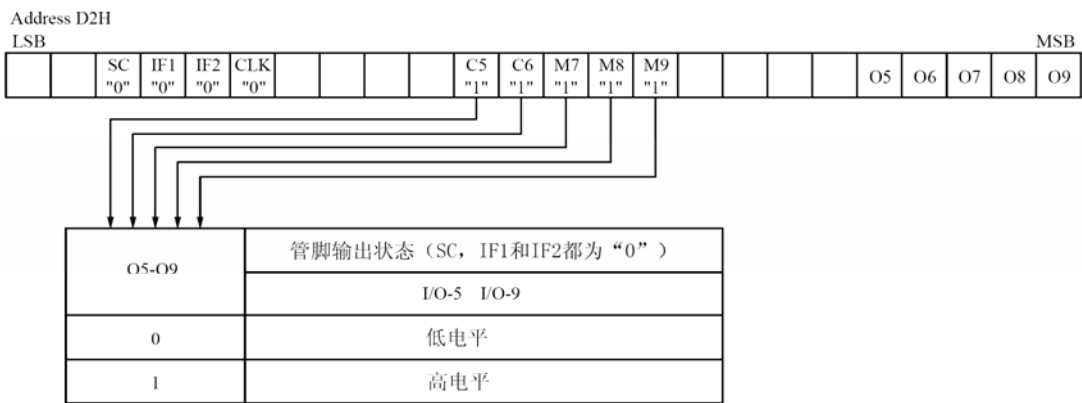
通过设置位C5、C6和M7~M9为“1”设置这些端口为输出模式。

输入寄存器 (D2H) 位O5~O9的数据从他们相应的管脚I/O-5~I/O-9并行输出。

当位SC、IF1、IF2和CLK都设置为“0”时，这些操作有效。

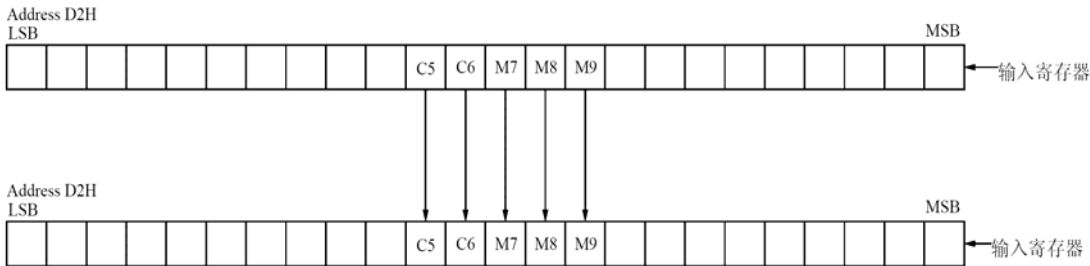


设置输出端口数据

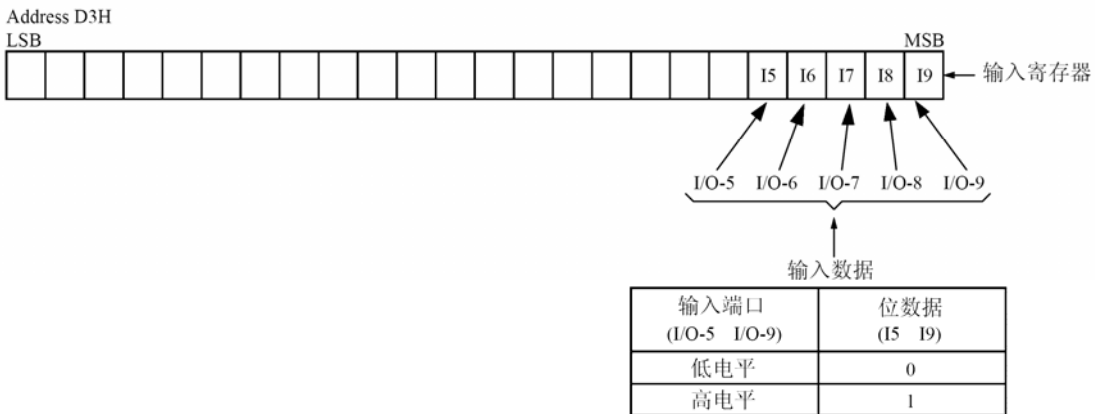


注：在CSC9257中，管脚I/O-7~I/O-9也用作通用计数器输入管脚。因此，当管脚I/O-7~I/O-9用作I/O端口时，输入寄存器（D2H）的位SC、IF1和IF2必须设置为“0”。由于管脚I/O-5也用作CLK管脚，在I/O-5管脚作为I/O端口时输入寄存器（D2H）的CLK位必须设置为“0”。

输出寄存器——输入寄存器（D2H）的位C5、C6和M7~M9可以作为输出寄存器（D3H）的串行输出数据C5、C6和M7~M9。

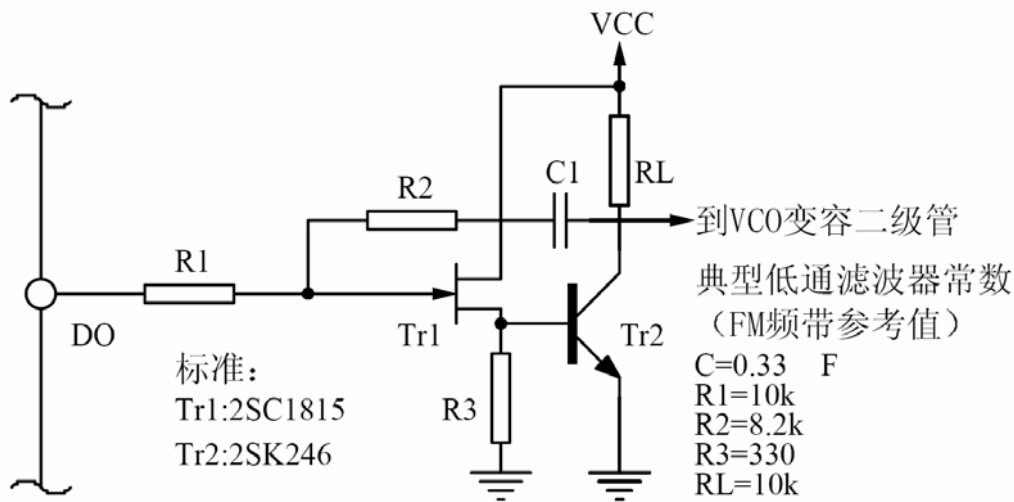


从管脚I/O-5~I/O-9输入的并行数据也可以做为输出寄存器的串行输出数据I5~I9。



注：

- A 当管脚I/O-5~I/O-9用作输出端口时，输出寄存器的I5~I9的数据不明确。
- B 当加电时，输入寄存器（D2H）I/O端口控制位C5、C6和M7~M9和输出数据位O5~O9都设置为“0”。通用I/O端口设置为输入端口。通用I/O端口和通用计数器输入端口管脚都设置为I/O端口输入模式。通用输出端口的输出状态设置为高阻抗（N沟道开漏输出=关闭）。通用计数器和I/O端口使用的典型例子如下：



典型有效低通滤波器电路

如上图所示，DO输出时序图和典型低通滤波器图，通过连接FET和晶体管形成复合晶体管。上图中的滤波器电路只是一个例子，真正的电路应该根据频带组成和系统所需原则条件设置。

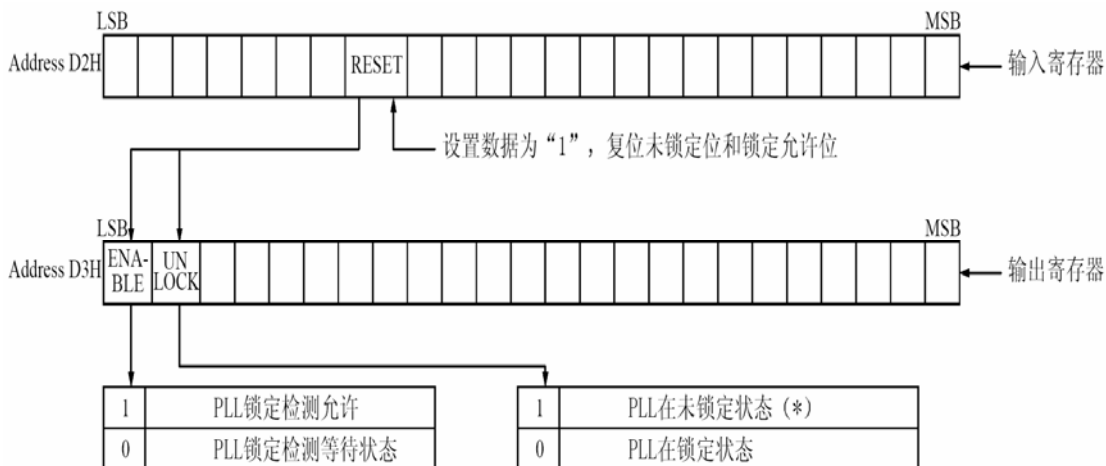
● 锁定检测位

锁定检测位在PLL系统中检测锁定状态。这个系统也有一个未锁定检测位，通过比较参考频率和可编程计数器的分频输出，检测参考频率周期、相位的不同。这个系统还有相位误差检测位（PE1~PE3），可以更精确的检测（±0.55μs~±7.15μs）。

1. 未锁定检测位（UNLOCK）

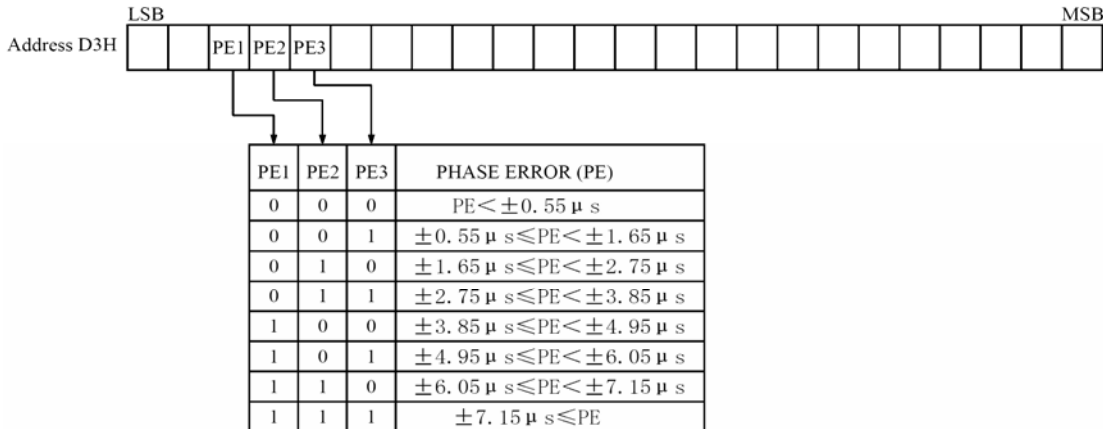
这一位通过参考频率周期、相位差来检测。当没有锁定时，也就是参考频率和可编程计数器的分频输出不一样，就设置未锁定F/F。

在输入寄存器（D2H）未锁定复位位（RESET）设置为“1”时，未锁定F/F复位。在未锁定F/F复位后，锁定状态可以通过检测输出寄存器（D3H）的未锁定位（UNLOCK）检测锁定状态。在未锁定F/F复位后，未锁定检测位必须在一个大于参考频率周期消逝的时间间隔后检测。因为参考频率周期输入锁定检测选通未锁定F/F，如果时间间隔太短，就不能检测到正确的锁定状态。因此输出寄存器（D3H）由一个锁定允许位（ENABLE），这个位在输入寄存器（D2H）复位位设置为“1”时复位，并在锁定检测时序中设置为“1”，也就是说在锁定允许位（ENABLE）为“1”时，能正确检测锁定状态。



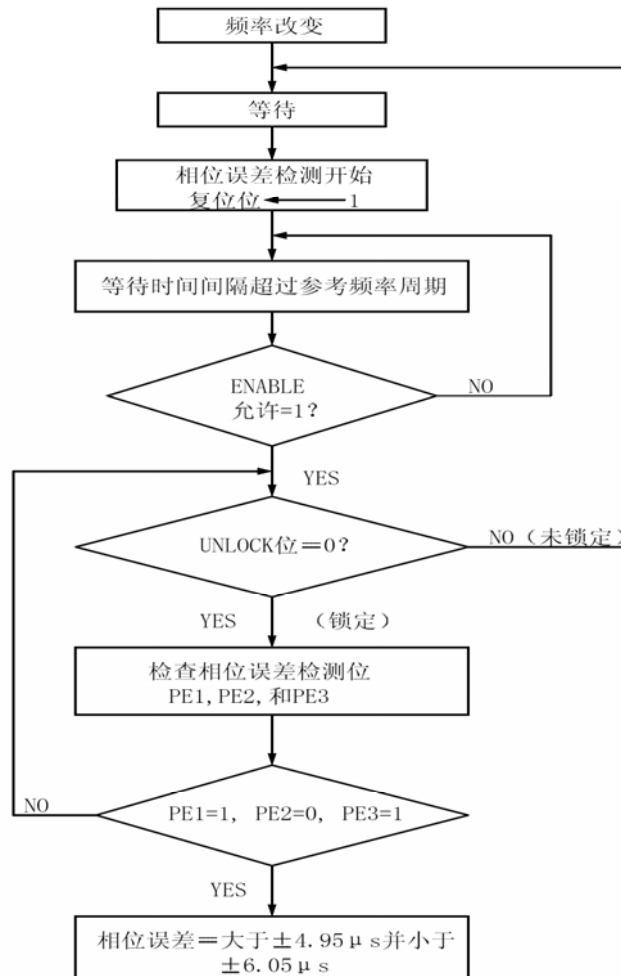
2. 相位误差检测位 (PE1~PE2)

未锁定的检测。通过参考频率周期，检测参考频率和可编程计数器分频输出的相位差得到。相位误差检测位(PE1~PE3)通过参考频率周期可以得到更精确的相位误差($\pm 0.55\mu\text{s} \sim \pm 7.15\mu\text{s}$)。(如果UNLOCK位设置为“1”，相对于参考频率的相位差距超过 180° ，位PE1~PE3就不能正确检测相位误差了。因此位PE1~PE3在UNLOCK位设置为“0”时正常检测相位误差。)当相位相对于参考频率周期的相位在 $-180^\circ \sim 180^\circ$ 范围，位PE1~PE3能正常检测相位误差。



相位误差数据可以从输出寄存器 (D3H) 中作为串行数据PE1~PE3读取。

下面是一个典型的锁定检测操作。表示了从锁定状态到频率改变。(相位误差大于 $\pm 4.95\mu\text{s}$ 并小于 $\pm 6.05\mu\text{s}$)。



● 其它控制位

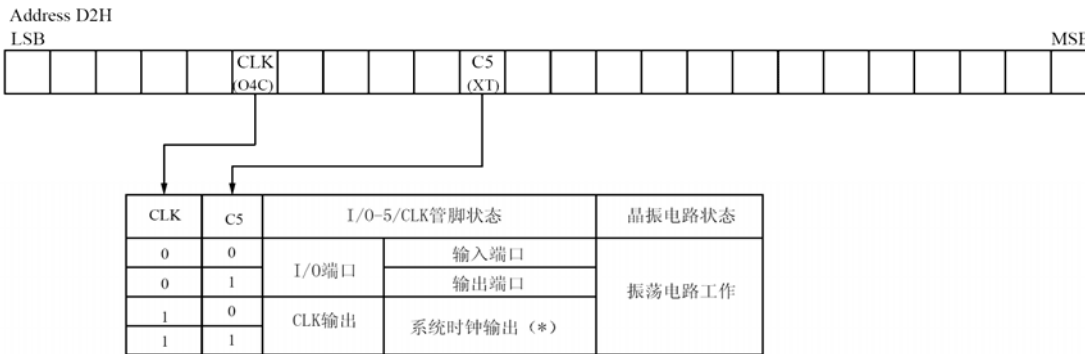
1. CLK和C5位——I/O-5/CLK 管脚的转换控制位

CLK位控制I/O/CLK管脚和CLK管脚之间的转换

当输入寄存器（D0H）的位R0~R3都设置为“1”时（待机模式）



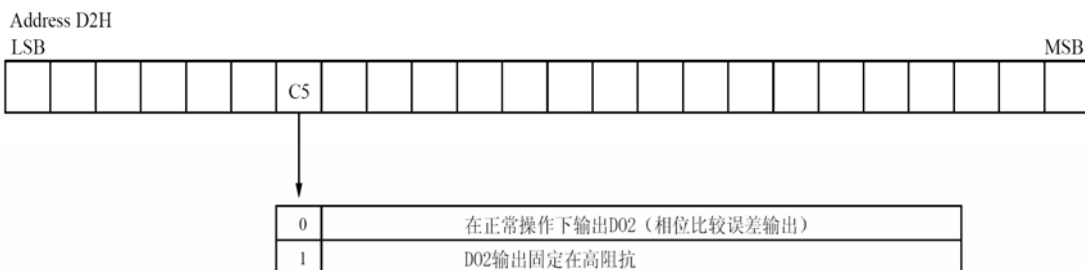
当输入寄存器（D0H）位R0~R3中的1个设置为“0”时（不在待机模式）



注：标着“*”的系统时钟输出是指下表列出的晶振频率。

晶体振荡器 (MHz)	系统时钟 (KHz)	占空比 (%)
10.8	600	50
7.2		
3.6		
4.5	750	

2. DOHZ位——控制DO2管脚输出状态



3. TEST位——数据应该设置为“0”



极限参数 (Ta=25℃)

参数	符号	参数值	单位
工作电压	V _{DD}	-0.3~6.0	V
输入电压	V _{IN}	-0.3~V _{DD} +0.3	V
N 沟道开漏关闭耐压	V _{OFF}	12	V
功率消耗	P _D	300 (200)	mW
工作温度	Topr	-40~85	℃
储存温度	Tstg	-65~150	℃

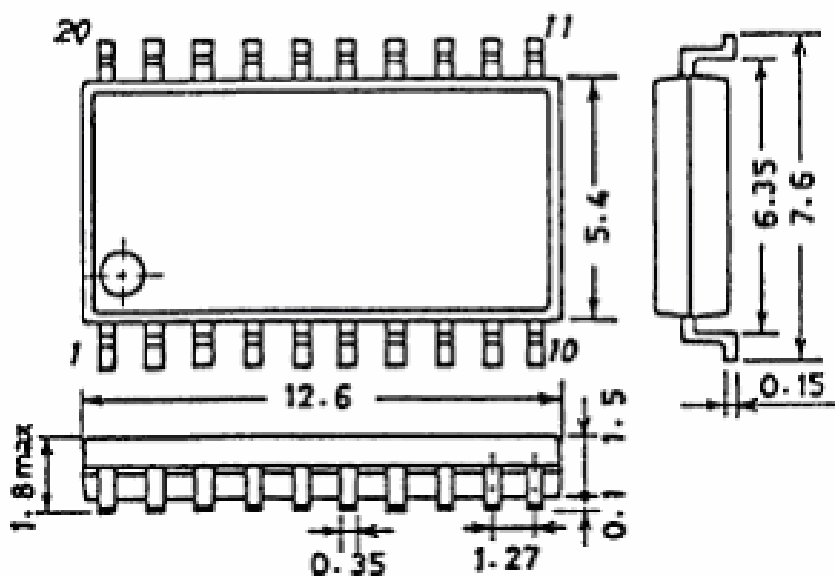
电参数 (除非特别说明: Ta=-40~85, V_{DD}=4.5~5.5V)

参数	符号	最小	典型	最大	单位	测试条件	
工作电压	V _{DD1}	4.5	5.0	5.5	V	锁相 (正常工作)	
工作电流	I _{DD1}	—	7	15	mA	V _{DD} =5V, XT=10.8MHz, FM=150MHz	
待机状态							
晶振电源	V _{DD2}	4.0	5.0	5.5	V	锁相关闭	
工作电流	I _{DD2}	—	0.8	1.5	mA	V _{DD} =5V, XT=10.8MHz, 锁相关闭	
工作电流	I _{DD3}	—	120	240	uA	V _{DD} =5V, XT 停止, 锁相关闭	
工作频率范围							
晶振频率	f _{XT}	3.6	—	10.8	MHz	连接晶振到 XT、XTN	
FM _{IN} (FMH, FML)	f _{FM}	30	—	130	MHz	FMH, FML 模式, V _{IN} =0.2V _{P-P}	
FM _{IN} (FML)	f _{FML}	30	—	150	MHz	FML 模式, V _{IN} =0.3V _{P-P}	
AM _{IN} (HF)	f _{HF}	1	—	40	MHz	HF 模式, V _{IN} =0.2V _{P-P}	
AM _{IN} (LF)	f _{LF}	0.5	—	20	MHz	LF 模式, V _{IN} =0.2V _{P-P}	
IF _{IN1} , IF _{IN2}	f _{IF}	0.1	—	15	MHz	V _{IN} =0.2V _{P-P}	
SCIN	f _{SC}	—	—	100	KHz	V _{IH} =0.7V _{DD} , V _{IL} =0.3V _{DD} , 方波	
输入增益范围							
FM _{IN} (FMH, FML)	V _{FM}	0.2	—	V _{DD} -0.5	V _{P-P}	FMH, FML 模式, F _{IN} =30-130MHz	
FM _{IN} (FML)	V _{FML}	0.3	—	V _{DD} -0.5	V _{P-P}	FML 模式, F _{IN} =30-150MHz	
AM _{IN} (HF)	V _{HF}	0.2	—	V _{DD} -0.5	V _{P-P}	HF 模式, F _{IN} =1-40MHz	
AM _{IN} (LF)	V _{LF}	0.2	—	V _{DD} -0.5	V _{P-P}	LF 模式, F _{IN} =0.5-20MHz	
IF _{IN1} , IF _{IN2}	V _{IF}	0.2	—	V _{DD} -0.5	V _{P-P}	F _{IN} =0.1-15MHz	
OT1-OT4N 管开漏输出							
输出电流 (低电平)	I _{OL1}	5	10	—	mA	V _{OL} =10V	
反馈电流	I _{OFF}	—	—	2.0	uA	V _{OFF} =12V	
输入电压	高电平	V _{IH1}	0.7V _{DD}	—	V _{DD}	V	
	低电平	V _{IL1}	0	—	0.3V _{DD}	V	
输入电流	高电平	I _{IH}	—	—	2.0	uA	V _{IH} =5V
	低电平	I _{IL}	—	—	-2.0	uA	V _{IL} =0V

参数		符号	最小	典型	最大	单位	测试条件
输出电流	高电平	I_{OH4}	-0.2	-4.0	—	mA	$V_{OH}=4.0V$ (SCIN 除外)
	低电平	I_{OL4}	2.0	4.0	—	mA	$V_{OL}=1.0V$ (SCIN 除外)
I/O-5~I/O-9, SCIN							
PERIOD, CLOCK, DATA							
输入电压	高电平	V_{IH2}	$0.8 V_{DD}$	—	V_{DD}	V	
	低电平	V_{IL2}	0	—	$0.2V_{DD}$	V	
输入电流	高电平	I_{IH}	—	—	2.0	uA	$V_{IH}=5V$
	低电平	I_{IL}	—	—	-2.0	uA	$V_{IL}=0V$
输出电流	高电平	I_{OH5}	-0.1	-3.0	—	mA	$V_{OH}=4.0V$ (DATA)
	低电平	I_{OL5}	0.1	3.0	—	mA	$V_{OL}=1.0V$ (DATA)
DO1, DO2							
输入电流	高电平	I_{OH3}	-2.0	-4.0	—	mA	$V_{OH}=4.0V$
	低电平	I_{OL3}	2.0	4.0	—	mA	$V_{OL}=1.0V$
三态引导电流		I_{TL}	—	—	± 1.0	uA	$V_{TLH}=5V, V_{TLL}=0V$
XTN							
输出电流	高电平	I_{OH2}	-0.1	-0.3	—	mA	$V_{OH}=4.0V$
	低电平	I_{OL2}	0.1	0.3	—	mA	$V_{OL}=1.0V$
输入反馈电阻							
输入反馈电阻		R_{f1}	350	700	1400	K Ω	$FM_{IN}, AM_{IN}, IF_{IN}$ ($T_a=25^{\circ}C$)
		R_{f2}	500	1000	4000	K Ω	XT-XTN ($T_a=25^{\circ}C$)

封装外形图

MFP20



典型应用线路图

